

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-356738

(43) Date of publication of application : 26.12.2001

(51)Int.Cl.

G09G 3/36

G02F 1/133

G09G 3/20

(21)Application number : 2000-174842

(71)Applicant : MATSUSHITA ELECTRIC IND CO  
LTD  
UCHIDA TATSUO

(22)Date of filing : 12.06.2000

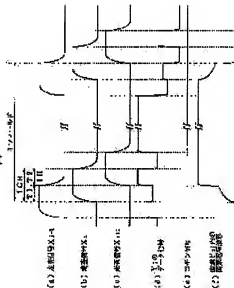
(72)Inventor : SAKAI NAOTO  
TAKUBO YONEJI  
UCHIDA TATSUO

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE AND DRIVE METHOD THEREFOR

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To realize pixel resolution of higher definition by charging pixels of a liquid crystal panel without being affected by a delay in a time constant using a conventional method.

**SOLUTION:** Plural scanning signal lines and plural data signal lines are arranged in a matrix form in the liquid crystal panel. A scanning driver 21 sequentially turn on the scanning signal lines at the intersections with these signal lines, to make the tree-terminal active elements of the liquid crystal panel active. When an active element of the preceding stage scanning signal line is ON, the scanning driver 21 turns on the active element of the present stage scanning signal line while shifting the active element of the preceding stage scanning signal line in time. Thus, the scanning driver issues an output to turn on at least two or more scanning signal lines overlapped at the same time, and this lengthens the charging time of the pixel electrodes.



## LEGAL STATUS

[Date of request for examination]

11.05.2007

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(51) IntCl. <sup>7</sup>	識別記号	FI	キーワード(参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 5 C 0 0 6
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 J 5 C 0 8 0
	6 2 2		6 2 2 D
	6 4 1		6 4 1 E

審査請求 未請求 請求項の数9 OL (全 11 頁)

(21) 出願番号 特願2000-174842(P2000-174842)

(22) 出願日 平成12年6月12日(2000.6.12)

(71) 出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(71) 出願人 333024821

内田 敬男

仙台市宮城野区高砂二丁目一番地の11

(72) 発明者 酒井 直人

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(74) 代理人 1000084364

弁理士 岡本 宣喜

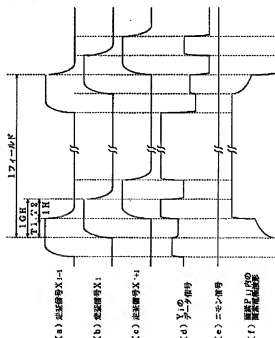
最終頁に続く

## (54) 【発明の名称】 アクティブマトリクス型液晶表示装置及びその駆動方法

## (57) 【要約】

【課題】 従来の設計手法を用いて液晶パネルの画素を時定数による遅延の影響が無く充電し、画素解像度を高精細化できるようにする。

【解決手段】 液晶表示パネルには複数の走査信号線と、複数のデータ信号線とをマトリクス状に配置する。走査ドライバ21はこれらの信号線の交点において走査信号線を順次オンとして液晶パネルの3端子型アクティブ素子をアクティブとする。走査ドライバ21は前段走査信号線のアクティブ素子がオン状態であるときに、当該走査信号線のアクティブ素子を、前記前段走査信号線のアクティブ素子と時間をずらしてオン状態とする。これにより、同時に少なくとも2本以上の走査信号線をオーバーラップしてオンとする出力を出し、画素電極の充電時間を長くする。



## 【特許請求の範囲】

【請求項1】 走査信号線と、複数のデータ信号線とがマトリクス状に配置され、これら信号線の交点において走査信号線には3端子型アクティブ素子の駆動端子側電極が、又データ信号線には前記アクティブ素子の一端子側電極が接続され、このアクティブ素子の他端子側電極には画素を構成する画素電極が接続されており、更に前記画素電極は対向電極との間に液晶部を含む液晶パネルと、

前記液晶パネルの走査信号線に走査信号を供給する走査ドライバと、

前記液晶パネルのデータ信号線にデータ信号を供給するデータドライバと、を具備するアクティブマトリクス型液晶表示装置の駆動方法であって、

前段走査信号線上のアクティブ素子がオン状態であるときに、当該走査信号線のアクティブ素子を、前記前段走査信号線のアクティブ素子と時間をずらしてオン状態とすることにより、同時に少なくとも2本以上の走査信号線をオーバーラップしてオン状態とするよう駆動することと特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【請求項2】 画面全体の1画線の表示時間である1フィールドを時間軸上で複数のサブフィールドに分割し、各サブフィールド毎に前記走査信号線のオーバーラップしてオン状態とする走査信号線の本数を異ならせることを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置の駆動方法。

【請求項3】 前記フィールドにおいて、走査信号線の走査の方向をフィールド毎に、逆方向に反転させることを特徴とする請求項2記載のアクティブマトリクス型液晶表示装置の駆動方法。

【請求項4】 前記各データ信号を、隣接するデータ信号線同士において前記共通信号を中心として逆極性に供給することを特徴とする請求項1ないし請求項3のいずれか1項記載のアクティブマトリクス型液晶表示装置の駆動方法。

【請求項5】 走査信号線と、複数のデータ信号線とがマトリクス状に配置され、これら信号線の交点において走査信号線には3端子型アクティブ素子の駆動端子側電極が、又データ信号線には前記アクティブ素子の一端子側電極が接続され、このアクティブ素子の他端子側電極には画素を構成する画素電極が接続されており、更に前記画素電極は対向電極との間に液晶部を含む液晶パネルと、

前記液晶パネルの走査信号線に走査信号を供給する走査ドライバと、

前記液晶パネルのデータ信号線にデータ信号を供給するデータドライバと、を具備するアクティブマトリクス型液晶表示装置において、

前記走査ドライバは、走査信号線の並びに沿って前記走

査信号線を順次アクティブとし、隣接する複数の走査信号線でアクティブとなる時間の一部をオーバーラップさせ、前記走査信号線上のアクティブ素子とをオンとするように駆動するものであることを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項6】 前記走査ドライバは、画面全体の1画線の表示時間であるフィールドを複数のサブフィールドに分割し、各サブフィールド毎にオーバーラップさせる複数の走査信号線数を異ならせるようにしたことを特徴とする請求項5記載のアクティブマトリクス型液晶表示装置。

【請求項7】 前記走査ドライバは、フィールド毎に走査信号線の走査方向を逆方向に反転させるようにしたことを特徴とする請求項6記載のアクティブマトリクス型液晶表示装置。

【請求項8】 前記データドライバは、隣接するデータ信号線同士において前記対向電極に供給される共通信号を中心として逆極性に各データ信号を供給することを特徴とする請求項5ないし請求項7のいずれか1項記載のアクティブマトリクス型液晶表示装置。

【請求項9】 請求項5〜8のいずれか1項記載のアクティブマトリクス型液晶表示装置を表示部として搭載したことを特徴とする情報携帯機器。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、パーソナルコンピュータやTV受像機等の画像表示装置として用いられる液晶表示装置とその駆動方法、及びこの液晶表示装置を用いた情報携帯機器に関するものである。

## 【0002】

【従来の技術】従来のアクティブマトリクス型液晶表示装置について図8を参照して説明する。従来の表示装置においては、液晶パネルでは複数の走査信号線 $X_1 \sim X_N$ と複数のデータ信号線 $Y_1 \sim Y_M$ とがマトリクス状に配置されている。走査ドライバ6は各走査信号線 $X_1 \sim X_N$ の夫々に走査信号を供給してこれらを順次に駆動するものである。データドライバ7は各データ信号線 $Y_1 \sim Y_M$ の夫々に同時に表示用データ信号を供給してこれらを駆動するものである。複数の走査信号線 $X_1 \sim X_N$ と、複数のデータ信号線 $Y_1 \sim Y_M$ との交点には、複数の画素がマトリクス状に配置されて液晶表示パネルが構成されている。

【0003】液晶パネル内のこれらの信号線が交差する部分には走査信号の印加入力に応答してゲートを開くトランジスタ1が配備されている。各トランジスタ1のゲート電極の夫々は対応する走査信号線 $X_1 \sim X_N$ に個別に接続されている。各トランジスタ1のソース電極の夫々は対応するデータ信号線 $Y_1 \sim Y_M$ に個別に接続されている。各トランジスタ1のドレイン電極の夫々は対応する画素内の画素電極2に個別に接続されている。又、

画素電極2に対して表示用として液晶3を挟んで透明電極である対向電極4が配置される。各画素夫々の対向電極4は対向電極ドライバ8から対向バスライン5を介して共通に供給される共通信号によって駆動される。

【0004】図9は任意の画素の回路図である。図9で示すように、走査信号線X<sub>i</sub>には走査信号線抵抗X<sub>R</sub>と走査信号線容量X<sub>C</sub>が、データ信号線Y<sub>j</sub>にはデータ信号線抵抗Y<sub>R</sub>とデータ信号線容量Y<sub>C</sub>が夫々並列回路で存在する。

【0005】図10は画素に表示用データ信号が書き込まれるタイミングを走査信号と共に示した図である。図10(a)～(c)は夫々走査ドライバ6から任意の走査信号線X<sub>i-1</sub>、X<sub>i</sub>、X<sub>i+1</sub>上に夫々供給される走査信号の波形を示している。図10(d)はデータドライバ7から任意のデータ信号線Y<sub>j</sub>上に供給されるデータ信号の波形を示している。図10(e)は対向電極ドライバ8から対向バスライン5を介して各画素の対向電極4に供給される共通信号の波形を示している。データ信号は、隣接するデータ信号線同士において共通信号を中心として逆極性の関係である。図10(f)は、走査信号線X<sub>i</sub>とデータ信号線Y<sub>j</sub>が交差する画素P<sub>ij</sub>内の画素電極2-X<sub>i</sub> Y<sub>j</sub>の波形を示している。

【0006】図10(f)を簡単に説明する。図10中の1Hにおいては、画素P<sub>ij</sub>に対応のトランジスタ1-X<sub>i</sub> Y<sub>j</sub>のソース電極にはデータ信号線Y<sub>j</sub>から表示用データ信号が供給されている。この1H中に走査信号線X<sub>i</sub>を介してトランジスタ1-X<sub>i</sub> Y<sub>j</sub>のゲート電極に図10(b)のアクティブな走査信号X<sub>i</sub>が供給される。これによって、画素P<sub>ij</sub>に対応のトランジスタ1-X<sub>i</sub> Y<sub>j</sub>がオン状態となり、このトランジスタ1-X<sub>i</sub> Y<sub>j</sub>のドレイン電極に接続されている画素電極2-X<sub>i</sub> Y<sub>j</sub>には、液晶3-X<sub>i</sub> Y<sub>j</sub>にデータ信号線Y<sub>j</sub>からのデータ信号が書き込まれる。

【0007】この1H以降は、走査信号線X<sub>i</sub>に供給される走査信号X<sub>i</sub>はパッシブな状態になるため、画素P<sub>ij</sub>に対応のトランジスタ1-X<sub>i</sub> Y<sub>j</sub>がオフ状態となり、ゲートがオフ状態となった時点の電圧、即ちデータ信号線Y<sub>j</sub>からのデータ信号のレベルが1フィールドの間画素電極2-X<sub>i</sub> Y<sub>j</sub>に維持される原理である。

【0008】又、画面全体の1画像の表示時間である1フィールド毎に、各データ信号線を、共通信号を中心として逆極性にて供給することにより、液晶への印加電圧が交流となるようにしている。以上は、一般的なアクティブマトリクス型液晶表示装置の駆動の概略である。

【0009】

【発明が解決しようとする課題】しかしながら、このような従来のアクティブマトリクス型液晶表示装置の駆動方式では、ゲートの立ち上がり、立ち下がり時間を考慮すると、図10(a)～(c)等々に示されるように実際のオン状態の時間は1Hより短くなるため、十分に充電

するのが困難であった。将来的に画素解像度の高精細化が進む中で、どのようにして十分に充電するかが問題となっていた。

【0010】即ち、従来のアクティブマトリクス型液晶表示装置の駆動方式において、十分な充電を得るには次のような問題がある。まず、図9に示すように各走査信号線には、各々、走査信号線抵抗X<sub>R</sub>と走査信号線容量X<sub>C</sub>が存在する。これらの積は走査信号線定数と呼ばれる遅延成分を表し、オフ電圧である走査信号線にオン状態の電圧を印加してから走査信号線の電圧がオン電圧になるまでには、走査信号線時定数、オフ電圧、オン電圧、自然対数eによって定まる時間遅れが生じる。従って、ゲートがオン状態である時間は、走査信号線にオン電圧を印加している時間よりも短くなるため、充電時間も短くなり十分な充電が得られない。これは、画素解像度が高精細化になるほど走査信号線1本当たりのオン電圧印加時間が短くなるため、更に大きな問題となる。

【0011】又、各データ信号線に関して走査信号線と同様に、各々、データ信号線抵抗Y<sub>R</sub>とデータ信号線容量Y<sub>C</sub>が存在するため、同様の問題が生じている。

【0012】本発明は、CRTの代替となるLCDモニターなどで求められる高解像度のアクティブマトリクス型液晶表示装置において、上記のような従来の問題点を解決するものであり、十分な充電を得ることにより高品位の表示を可能とするアクティブマトリクス型液晶表示装置とその駆動方法を提供することを目的とする。

【0013】

【課題を解決するための手段】本願の請求項1の発明は、走査信号線と、複数のデータ信号線とがマトリクス状に配置され、これら信号線の交点において走査信号線には3端子型アクティブ素子の駆動端子側電極が、又データ信号線には前記アクティブ素子の一端側電極が接続され、このアクティブ素子の他端子側電極には画素を構成する画素電極が接続されており、更に前記画素電極は対向電極との間に液晶部を含む液晶パネルと、前記液晶パネルの走査信号線に走査信号を供給する走査ドライバと、前記液晶パネルのデータ信号線にデータ信号を供給するデータドライバと、を具備するアクティブマトリクス型液晶表示装置の駆動方法であって、前段走査信号線上のアクティブ素子がオン状態であるときに、当該走査信号線のアクティブ素子と、前記前段走査信号線のアクティブ素子と時間をずらしてオン状態とすることにより、同時に少なくとも2本以上の走査信号線をオーバーラップしてオン状態とするよう駆動することを特徴とするものである。

【0014】本願の請求項2の発明は、請求項1のアクティブマトリクス型液晶表示装置の駆動方法において、画面全体の1画像の表示時間である1フィールドを時間軸上で複数のサブフィールドに分割し、各サブフィールド毎に前記走査信号線のオーバーラップしてオン状態と

する走査信号線の本数を異ならせることを特徴とするものである。

【0015】本願の請求項3の発明は、前記フィールドにおいて、請求項2のアクティブマトリクス型液晶表示装置の駆動方法において、走査信号線の走査の方向をフィールド毎に、逆方向に反転させることを特徴とするものである。

【0016】本願の請求項4の発明は、請求項1ないし請求項3のいずれか1項のアクティブマトリクス型液晶表示装置の駆動方法において、前記各データ信号を、隣接するデータ信号線同士において前記共通信号を中心として逆極性にて供給することを特徴とするものである。

【0017】本願の請求項5の発明は、請求項1のアクティブマトリクス型液晶表示装置において、走査信号線と、複数のデータ信号線とがマトリクス状に配置され、これら信号線の交点において走査信号線には3端子型アクティブ素子の駆動端子側電極が、又データ信号線には前記アクティブ素子の一端子側電極が接続され、このアクティブ素子の他端子側電極には画素を構成する画素電極が接続されており、更に前記画素電極は対向電極との間に液晶部を含む液晶パネルと、前記液晶パネルの走査信号線に走査信号を供給する走査ドライバと、前記液晶パネルのデータ信号線にデータ信号を供給するデータドライバと、を具備するアクティブマトリクス型液晶表示装置において、前記走査ドライバは、走査信号線の並びに沿って前記走査信号線を順次アクティブとし、隣接する複数の走査信号線でアクティブとなる時間の一部をオーバーラップさせ、前記走査信号線上のアクティブ素子をオンするように駆動することを特徴とするものである。

【0018】本願の請求項6の発明は、請求項5のアクティブマトリクス型液晶表示装置において、前記走査ドライバは、画面全体の一画素の表示時間であるフィールドを複数のサブフィールドに分割し、各サブフィールド内でオーバーラップさせる複数の走査信号線数を異ならせるようにしたことを特徴とするものである。

【0019】本願の請求項7の発明は、請求項6のアクティブマトリクス型液晶表示装置において、前記走査ドライバは、フィールド毎に走査信号線の走査方向を逆方向に反転させるようにしたことを特徴とするものである。

【0020】本願の請求項8の発明は、請求項5ないし請求項7のいずれか1項のアクティブマトリクス型液晶表示装置において、前記データドライバは、隣接するデータ信号線同士において前記対向電極に供給される共通信号を中心として逆極性にて各データ信号を供給することを特徴とするものである。

【0021】本願の請求項9の発明は、請求項5～8のいずれか1項記載のアクティブマトリクス型液晶表示装

置を表示部として搭載したことを特徴とするものである。

【0022】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しながら詳細に説明する。

(実施の形態1) 図1は、本発明の実施の形態1におけるアクティブマトリクス型液晶表示装置の構成を示すブロック図であり、前述した従来例と同一部分は同一符号を付して詳細な説明を省略する。この実施の形態においても液晶パネル自体の構成は従来例と同一であり、制御回路9から走査ドライバ21にタイミング信号が出力される。又データドライバ22にタイミング信号と表示用データ信号とが出力される。走査ドライバ21は後述するように隣接する複数ライン、例えば2本の信号走査線を互いにオーバーラップさせてオンすることによって、走査ラインを順次駆動するものである。データドライバ22はデータ信号線 $Y_1 \sim Y_n$ に各ライン毎に共通信号を中心として極性の異なるデータ信号を出力するものである。

【0023】次にデータドライバ21の構成の一例を図2に示す。データドライバ21はシフトパルスが加わるシフトレジスタ31とその各部の出力端に接続されたディレイ回路32、オア回路33によって構成されている。ディレイ回路32(D)はシフトレジスタ31の出力を夫々各1クロック分遅延させるものであり、オア回路33は遅延出力と遅延前の出力の論理和によって各走査ラインの駆動信号を生成するものである。この信号は図示しないドライバ回路を介して各走査信号線 $X_1 \sim X_n$ に入力される。

【0024】次に本実施の形態による液晶表示装置の駆動方法について図3の波形図を参照しつつ説明する。図3(a)～(c)は夫々走査ドライバ21から走査信号線 $X_{i-1}$ 、 $X_i$ 、 $X_{i+1}$ 上に夫々供給される走査信号の波形を示している。図3(d)はデータドライバ22からデータ信号線 $Y_j$ 上に供給されるデータ信号の波形を示している。図3(e)は対向電極ドライバ8から対向バスライン5を介して各画素の対向電極4に供給される共通信号の波形を示している。データ信号は、隣接するデータ信号線同士において共通信号を中心として逆極性の関係であり、且つ画面全体の1画素の表示時間である1フィールド毎に共通信号を中心として逆極性の関係に反転する。図3(f)は、走査信号線 $X_i$ とデータ信号線 $Y_j$ が交差する画素 $P_{ij}$ 内の画素電極2- $X_i Y_j$ の波形を示している。

【0025】図3について詳細に説明する。画素 $P_{ij}$ には、T1、T2から成る最初の1GHの期間において、走査信号線 $X_i$ にアクティブな信号が供給されるが、この1GH中の前半T1は、走査信号線 $X_{i-1}$ のアクティブな信号とオーバーラップしてオン状態となるため、データ信号線 $Y_j$ には走査信号線 $X_{i-1}$ と交互する画素P

$x_{i-1,j}$  の表示用データ信号が供給される。又、後半 T2 (1H: 実効アクティブ時間) は、走査信号  $x_{i-1}$  とのオーバーラップがなくなり、データ信号線  $Y_j$  には走査信号線  $X_i$  の表示用データ信号が供給される。これによって、図3 (f) に示すように期間 T1 で画素  $P_{i,j}$  の画素電極の電圧が変化するが、期間 T2 で所定の電圧レベルとすることができ、以後の 1 フィールド間はこの電圧レベルが保たれる。このようにオーバーラップ中の期間 T1 の間に走査信号線  $X_i$  の電圧をオフ状態から所定オン電圧まで上昇させておくことが可能となる。即ち実効アクティブ時間 T2 中には時定数による遅延の影響がなくなるため、充電時間の短縮に効果がある。

【0026】又、各画素に書き込まれるデータ信号は隣接するデータ信号線同士においてコン信号を中心として逆極性の関係に反転していることにより、交流駆動時の実効極性が極性によって異なることによって発生するフリッカを防止することができ、表示の一様性を向上させることができる。

【0027】(実施の形態 2) 次に本発明の実施の形態 2 について説明する。液晶表示装置の全体構成は図 2 に示すブロック図と共通しており、走査ドライバ 23、データドライバ 24 となる。走査ドライバ 23 は図 4 に示す詳細な構成を示すように、入力されたシフトパルスを分周する分周回路 34 と実施の形態 1 と同様のシフトレジスタ 31、ディレー回路 32、及び第 1 群のオア回路 33 に加えて、隣接する 4 つのオア回路の出力の論理和をとる第 2 群のオア回路 35、第 2 群のオア回路 35 の出力とサブフィールド切換回路 36 の出力の論理和をとるアンド回路 37 を有している。各アンド回路 37 の出力と第 1 群のオア回路 33 の論理和をとる第 3 群のオア回路 38 を設けて各走査信号線の駆動信号とする。各走査ラインの駆動信号には図示しないドライバを介して液晶パネルの走査線  $X_0 \sim X_n$  に接続する。サブフィールド切換回路 36 は入力毎にその状態を変化させるフリップフロップで構成され、その出力によってアンド回路 37 の動作を切換えると共に、分周回路 34 の分周比を切換えるものである。又データドライバ 24 は図示しないが、サブフィールド切換回路 36 の出力によってデータ信号を順次出力し、又データ信号を所定のレベルに保持するものとする。

【0028】次にこの実施の形態 2 における駆動方法の波形を示したものである。図 5 (a) ~ (e) は夫々走査ドライバ 23 から走査信号線  $X_{i-1}$ 、 $X_i$ 、 $\dots$ 、 $X_{i+j}$  上に夫々供給される走査信号の波形を示している。図 5 (f) はデータドライバ 24 からデータ信号線  $Y_j$  上に供給されるデータ信号の波形を示している。図 5 (g) は対向電極ドライバ 8 から対向バスライン 5 を介して各画素の対向電極 4 に供給されるコン信号の波形を示している。データ信号は、隣接するデータ信号線同

士においてコン信号を中心として逆極性の関係であり、且つ画面全体の 1 画素の表示時間である 1 フィールド毎にコン信号を中心として逆極性の関係に反転する。図 5 (h) は、走査信号線  $X_i$  とデータ信号線  $Y_j$  が交差する画素  $P_{i,j}$  内の画素電極  $2-X_i-Y_j$  の波形を示している。

【0029】図 5 について詳細に説明する。この液晶表示装置では 1 フィールドで時間軸で TH1、TH2 の 2 つ (もしくはそれ以上) のサブフィールドに分割して、各サブフィールド毎に全走査信号線  $X_0 \sim X_n$  を、実施の形態 1 で示したようなオーバーラップ方式で走査する。このとき、TH1 と TH2 で、オーバーラップしてオン状態となる走査信号線の本数を異ならせる。このような操作を行うため第 1 群のサブフィールドではサブフィールド切換回路 36 の出力を L レベルとする。こうすればアンド回路 37 の出力は全て L となるため、第 1 の実施の形態と同様に第 1 群のオア回路 33 の出力がそのまま各走査信号線の出力となる。シフトレジスタ 31 の全てのラインの走査が終了すると、最終段の出力がサブフィールド切換回路 36 に与えられ、その出力を H レベルとする。これによりアンド回路 37 がアクティブとなり、第 1 及び第 2 群のオア回路の出力の論理和が各走査信号線の信号となる。このときサブフィールド切換回路 36 によって分周回路 34 の分周比が切換えられる。これにより第 2 のサブフィールド TH2 で図 5 に示すような走査を実現することができる。

【0030】このように各走査信号線を駆動すれば、各走査信号線のオン状態の時間 1 GH を変更しないため、時定数による遅延の影響無く実効アクティブ時間 1 H を、サブフィールド毎に可変することができる。従って、例えば第 1 のサブフィールド TH1 では実施の形態 1 と同様に表示用データ信号を供給し、第 2 のサブフィールド TH2 では全画面同一の例えば黒状態のデータ信号を供給するときに、TH1 を TH2 と比較して十分に長く取ることが可能となる。

【0031】本方式では、1 フィールドにおける画像表示の時間を任意に変えることにより、動画表示の画質の向上と画面輝度の低下の抑制が図れるという効果がある。特に第 1 のサブフィールド TH1 に画像を表示し、第 2 のサブフィールド TH2 の画面に黒表示すると、動画画質を向上させることができる。

【0032】(実施の形態 3) 次に本発明の実施の形態 3 について説明する。この実施の形態においても全体のブロック構成は実施の形態 1 と同様であるので、詳細な説明を省略する。この実施の形態では走査ドライバ 25、データドライバ 26 を用いる。データドライバ 26 は実施の形態 2 と同じく第 1 フィールドの第 1 のサブフィールドで一定の方向に各ラインに画像信号を出力し、第 2 のサブフィールドで一定のレベルを出力すると共に、第 2 フィールドの第 1 サブフィールドでは画像信号

をコモン信号を中心として反転させ、且つ逆方向に画像信号を出力し、第2フィールドの第2サブフィールドでは所定レベルを出力するものである。走査ドライバ25については図6に示すように、シフトレジスタ31の出力及びディレイ回路22の出力が入力される第1群のオア回路33、第1群のオア回路の出力に隣接するオア回路の論理和出力を得る第2群のオア回路35、第2群のオア回路35よりシフトレジスタ31の出力41の出力の論理積をとるアンド回路37、第3群のオア回路38については図4と示すものと同一である。この実施の形態ではサブフィールド切替回路40はシフトレジスタ31のシフトが最終段に達したときに第1のサブフィールドから第2のサブフィールドに切替えるものである。更にこの実施の形態ではサブフィールド切替回路40の出力によってサブフィールド切替回路41を介して分周回路42の分周比を切替える。又サブフィールド切替回路41によりシフトレジスタが同一方向に2回シフトして第1フィールドが終了すると、分周回路42の動作を停止させ、分周回路43を動作させ、逆方向にシフトレジスタ31をシフトさせる。そしてサブフィールド切替回路41の出力に基づいてサブフィールド切替回路40を介して分周回路43の分周比を変更するものとする。

【0033】図7は、本発明の実施の形態3における駆動方法を示す波形図である。図7(a)～(e)は夫々走査ドライバ25から走査信号線 $X_{i-1}$ 、 $X_i$ 、 $\dots$ 、 $X_{i+3}$ 上に夫々供給される走査信号の波形を示している。図7(f)はデータドライバ26からデータ信号線 $Y_j$ 上に供給されるデータ信号の波形を示している。図7(g)は対向電極ドライバ8から対向バスライン5を介して各画素の対向電極4に供給されるコモン信号の波形を示している。データ信号は、隣接するデータ信号線同士においてコモン信号を中心として逆極性の関係であり、且つ画面全体の1画素の表示時間である1フィールド毎にコモン信号を中心として逆極性の関係に反転する。図7(h)は、走査信号線 $X_i$ とデータ信号線 $Y_j$ が交差する画素 $P_{ij}$ 内の画素電極 $2-X_i Y_j$ の波形を示している。

【0034】図7について詳細に説明する。この実施の形態では実施の形態2で示したようなオーバーラップ本数可変型のサブフィールド方式において、1フィールド毎に走査信号線の走査する方向を逆方向に走査させる方式である。即ち図7において、第1フィールドでは図5と同様に第1のサブフィールドTH1で $X_1 \sim X_n$ まで順次走査信号線のHレベルを2本づつオーバーラップさせつつ、順方向に走査する。このときにはサブフィールド40と分周回路42とを動作させる。第1サブフィールドTH1を終えると、サブフィールド切替回路40がアクティブとなる。サブフィールド切替回路41はこの変化を抽出して分周回路42の分周比を切替、第

2サブフィールドTH2では高いクロックでオーバーラップする走査ライン数を多くして順次走査信号線 $X_1 \sim X_n$ まで駆動する。 $X_n$ までの駆動が終わるとサブフィールド切替回路40の出力がLとなり、サブフィールド切替回路41はこの変化を抽出して第2フィールドの走査に移り、分周回路42を停止させる。入力信号は分周回路43を介して逆方向にシフトレジスタ31に加わる。このとき $X_n$ から $X_1$ 方向に向かって順次走査信号線を2本づつ重複させてオンとする。第2フィールドの第2サブフィールドでは、サブフィールド切替回路41によって分周回路43の分周比を変化させ、図7に示すように重複するライン数を多くして駆動する。

【0035】このようにすることにより前述した第2の実施の形態では、第1サブフィールドTH1の期間をTH2の期間より大きくすると、画面の上の方の表示時間が下の方の表示時間より長くなり、上が明るく下が暗くなるという輝度傾斜が発生することがあるが、本実施の形態では第1、第2フィールドで交互に走査方向を異ならせるため、画像データの表示時間が平均化することとなり、輝度傾斜の発生を抑えることができる。

【0036】なお、上記の各実施の形態は基本的な構成を示しており、この構成が必要に応じて適宜変更されることはいうまでもない。

【0037】又ここで説明したアクティブマトリックス型液晶表示装置を表示部とする種々の携帯型情報機器を構成することができる。

【0038】

【発明の効果】以上説明したように、本願の請求項1～9の発明によれば、時定数による遅延の影響が無く、液晶パネルの各画素を安定して充電することができ、それは、従来の設計手法を用いながら、画素解像度の高精細化する場合にも対応可能な方式である。

【0039】更に請求項2、3及び6、7の発明によれば、1フィールドをサブフィールドに分割し、各サブフィールド毎にオーバーラップしてオン状態とする走査信号線数を変化させているため、第1のサブフィールドで画像を表示し、第2のサブフィールドで黒等の一色を表示したときに動画の印字品質を向上させることができる。

【0040】又請求項3及び7の発明では、走査方向をフィールド毎に反転させることによって輝度傾斜の発生を抑えることができるという効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における液晶表示装置の構成を示すブロック図

【図2】本実施の形態の走査ドライバの構成を示すブロック図

【図3】本発明の実施の形態1における液晶表示装置の動作説明に供する波形図

【図4】本発明の実施の形態2の走査ドライバの構成を



示すブロック図

【図5】本実施の形態2における液晶表示装置の動作説明に供する波形図

【図6】本発明の実施の形態3の走査ドライバの構成を示すブロック図

【図7】本実施の形態3における液晶表示装置の動作説明に供する波形図

【図8】一般のアクティブマトリクス型液晶表示装置の構成を示す図

【図9】一般の液晶表示装置の任意の画素部の回路図

【図10】従来の液晶表示装置の動作説明に供する波形図

【符号の説明】

- 1 トランジスタ
- 2 画素電極
- 3 液晶
- 3R 液晶抵抗成分
- 3C 液晶容量成分
- 4 対向電極
- 4R 対向電極抵抗

5 対向バスライン

6, 21, 23, 25 走査ドライバ

7, 22, 24, 26 データドライバ

8 対向電極ドライバ

9 制御回路

31 シフトレジスタ

32 遅延回路

33 第1群のオア回路

34, 42, 43 分周回路

35 第2群のオア回路

36, 40, 41 サブフィールド切換回路

37 アンド回路

38 第3群のオア回路

$X_1 \sim X_n$  走査信号線

XR 走査信号線抵抗

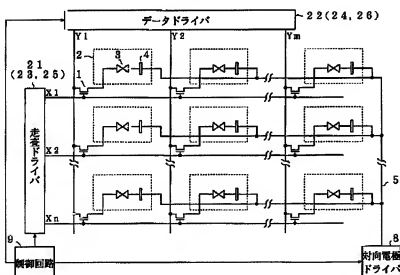
XC 走査信号線容量

$Y_1 \sim Y_m$  データ信号線

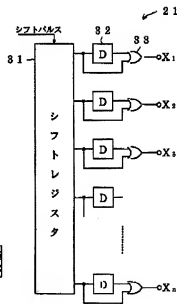
YR データ信号線抵抗

YC データ信号線容量

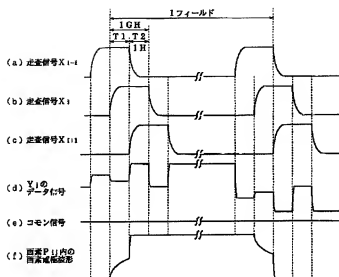
【図1】



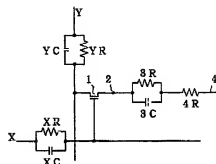
【図2】



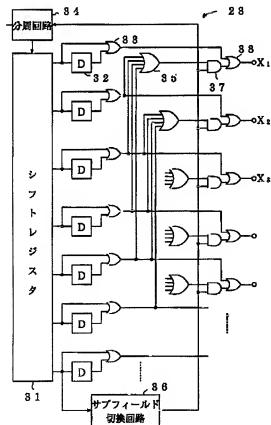
【図3】



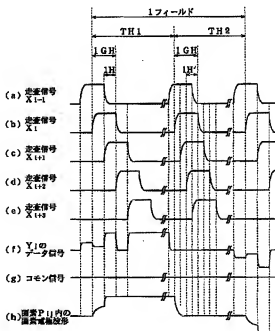
【図9】



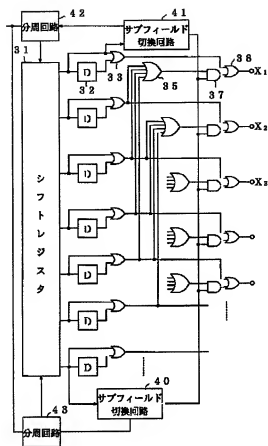
【図4】



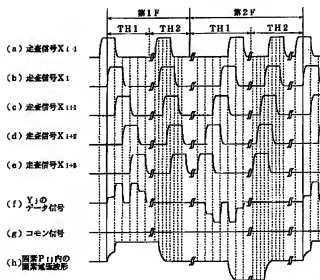
【図5】



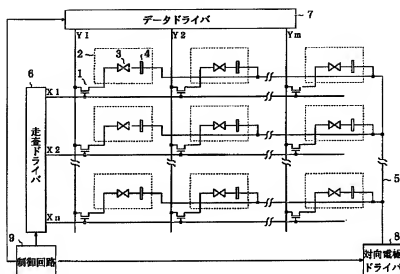
【図6】



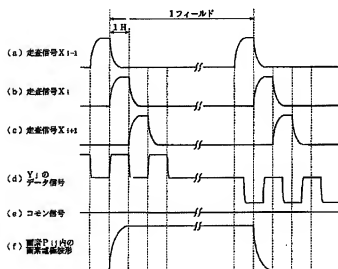
【図7】



【図8】



【図10】



フロントページの続き

(72)発明者 田窪 米治  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 内田 龍男  
宮城県仙台市宮城野区高砂2丁目1番地の

(連1) 101-356738 (P2001-356738A)

Fターム(参考) 2H093 NA16 NA32 NA34 NA80 NB11  
NC13 NC22 NC23 NC24 NC25  
NC27 NC28 NC34 NC90 ND10  
ND35 NE10  
5C006 AC24 AF50 BB16 BC03 BC11  
FA12 FA23 FA37  
5C080 AA10 BB05 DD01 DD07 EE19  
FF11 FF12 JJ02 JJ03 JJ04